

ORGANIC ELECTROLUMINESCENT ELEMENT, ITS MANUFACTURING METHOD, AND DISPLAY DEVICE

Publication number: JP2001085163

Publication date: 2001-03-30

Inventor: CHIBA YASUHIRO; YAMADA JIRO; HIRANO TAKAYUKI

Applicant: SONY CORP

Classification:

- international: H05B33/10; H01L51/50; H05B33/12; H05B33/14; H05B33/26; H05B33/28; H05B33/10; H01L51/50; H05B33/12; H05B33/14; H05B33/26; (IPC1-7): H05B33/10

- european:

Application number: JP19990265763 19990920

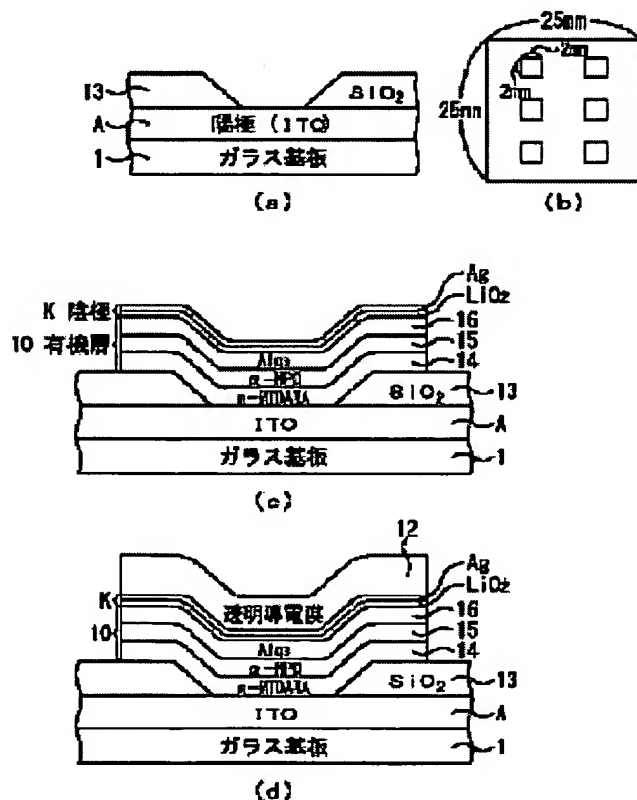
Priority number(s): JP19990265763 19990920

Report a data error here

Abstract of JP2001085163

PROBLEM TO BE SOLVED: To provide a top light taking type organic electroluminescent element reducing generation of leakage currents and having high reliability by reducing sputtering power during the initial period of deposition when forming a transparent conductive film on an upper cathode through sputtering, and by raising the power thereafter so that deposition by sputtering is made possible within a processing time such that the element can withstand production, for reducing damage to an organic layer on a bed.

SOLUTION: The organic layer 10 of this organic electroluminescent element includes a luminescent layer which emits light through the recombination of holes supplied from an anode A with electrons supplied from a cathode K. To manufacture it, an anode formation process for forming the anode A on a substrate 1, an organic-layer formation process for forming the organic layer 10 on the anode A, a cathode formation process for forming on the organic layer 10 the cathode K in a thickness that enables light to pass therethrough, and a transparent conductive deposition process for depositing a transparent conductive film 12 by sputtering to cover the cathode K are effected. In the transparent conductive deposition process, the electric power required for sputtering is set at a low value during the initial period of film formation and is set to become higher as the deposition progresses.



(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2001-85163

(P2001-85163A)

(43) 公開日 平成13年3月30日 (2001.3.30)

(51) Int.Cl.⁷

識別記号

F I

テ-マ-ト* (参考)

H 0 5 B 33/10

H 0 5 B 33/10

3 K 0 0 7

33/14

33/14

A

33/28

33/28

審査請求 未請求 請求項の数18 O L (全 8 頁)

(21) 出願番号 特願平11-265763

(22) 出願日 平成11年9月20日 (1999.9.20)

(71) 出願人 000002185

ソニー株式会社

東京都品川区北品川6丁目7番35号

(72) 発明者 千葉 安浩

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(72) 発明者 山田 二郎

東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

(74) 代理人 100092336

弁理士 鈴木 晴敏

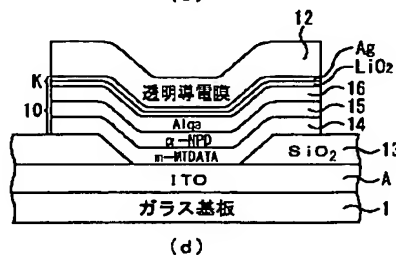
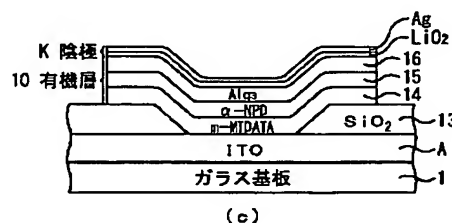
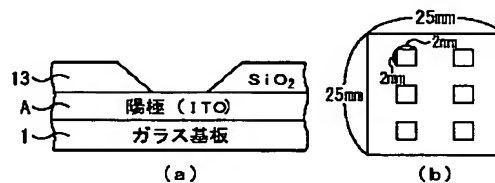
最終頁に続く

(54) 【発明の名称】 有機エレクトロルミネッセンス素子及びその製造方法と表示装置

(57) 【要約】

【課題】 上面光取り出し型の有機エレクトロルミネッセンス素子では、透明導電膜を用いて、薄い金属膜からなる陰極の保護と、配線抵抗の低抵抗化を図る。この際、スパッタリングにより上質の透明導電膜を成膜する必要がある。しかし、スパッタリングは、堆積する粒子のエネルギーが高いため、下地に対してダメージを与える。

【解決手段】 有機エレクトロルミネッセンス素子の有機層10は、陽極Aから供給される正孔と陰極Kから供給される電子との再結合によって発光する発光層を含んでいる。これを製造する場合、基板1の上に陽極Aを形成する陽極形成工程と、陽極Aの上に有機層10を形成する有機層形成工程と、有機層10の上に発光を透過可能な厚みで陰極Kを形成する陰極形成工程と、陰極Kを被覆するように透明導電膜12をスパッタリングで成膜する透明導電膜形成工程とを行なう。ここで、透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を低く設定し、成膜の進行に応じて該電力を高く設定する。



【特許請求の範囲】

【請求項1】 陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでいる有機エレクトロルミネッセンス素子の製造方法であって、

基板の上に陽極を形成する陽極形成工程と、
該陽極の上に有機層を形成する有機層形成工程と、
該有機層の上に該発光が透過可能な厚みで陰極を形成する陰極形成工程と、

該陰極を被覆するように透明導電膜をスパッタリングで成膜する透明導電膜形成工程とからなり、

前記透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を低く設定し、成膜の進行に応じて該電力を高く設定することを特徴とする有機エレクトロルミネッセンス素子の製造方法。

【請求項2】 前記透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を 0.4 W/cm^2 未満に設定し、成膜の進行に応じて該電力を 0.4 W/cm^2 以上に設定することを特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項3】 前記透明導電膜形成工程は、成膜の進行に伴って該電力を段階的に高く設定することと特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項4】 前記透明導電膜形成工程は、成膜の進行に伴って該電力を連続的に高く上げていくことを特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項5】 前記透明導電膜形成工程は、 In-Zn-O 系の透明導電膜を成膜することを特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項6】 前記透明導電膜形成工程は、 In-Zn-O 系の透明導電膜を室温で成膜することを特徴とする請求項5記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項7】 陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでいる有機エレクトロルミネッセンス素子であって、

基板の上に陽極を形成し、該陽極の上に有機層を形成し、該有機層の上に該発光が透過可能な厚みで陰極を形成し、該陰極を被覆するように透明導電膜をスパッタリングで成膜した積層構造を有し、

前記透明導電膜は、該陰極と接する下方部分がスパッタリングに要する電力を低く設定して成膜されたものであり、陰極と接しない上方部分が該電力を高く設定して成膜されたものであることを特徴とする有機エレクトロル

ミネッセンス素子。

【請求項8】 前記透明導電膜は、成膜の初期にはスパッタリングに要する電力を 0.4 W/cm^2 未満に設定し、成膜の進行に応じて該電力を 0.4 W/cm^2 以上に設定して成膜されたものであることを特徴とする請求項7記載の有機エレクトロルミネッセンス素子。

【請求項9】 前記透明導電膜は、成膜の進行に伴って該電力を段階的に高く設定して成膜されたものであることを特徴とする請求項7記載の有機エレクトロルミネッセンス素子。

【請求項10】 前記透明導電膜は、成膜の進行に伴って該電力を連続的に高く上げて成膜されたものであることを特徴とする請求項7記載の有機エレクトロルミネッセンス素子。

【請求項11】 前記透明導電膜は、 In-Zn-O 系からなることを特徴とする請求項7記載の有機エレクトロルミネッセンス素子。

【請求項12】 前記透明導電膜は、室温で成膜された In-Zn-O 系からなることを特徴とする請求項11記載の有機エレクトロルミネッセンス素子。

【請求項13】 画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とが基板の上にマトリクス状に配設され、各画素は、供給される電流量に応じて発光する有機エレクトロルミネッセンス素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該有機エレクトロルミネッセンス素子に供給する電流量を制御する機能を有する第二の能動素子とを含む表示装置において、

前記有機エレクトロルミネッセンス素子は、陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでおり、

前記有機エレクトロルミネッセンス素子は、該基板の上に陽極を形成し、該陽極の上に有機層を形成し、該有機層の上に該発光が透過可能な厚みで陰極を形成し、該陰極を被覆するように透明導電膜をスパッタリングで成膜した積層構造を有し、

前記透明導電膜は、該陰極と接する下方部分がスパッタリングに要する電力を低く設定して成膜されたものであり、陰極と接しない上方部分が該電力を高く設定して成膜されたものであることを特徴とする表示装置。

【請求項14】 前記透明導電膜は、成膜の初期にはスパッタリングに要する電力を 0.4 W/cm^2 未満に設定し、成膜の進行に応じて該電力を 0.4 W/cm^2 以上に設定して成膜されたものであることを特徴とする請求項13記載の表示装置。

【請求項15】 前記透明導電膜は、成膜の進行に伴っ

て該電力を段階的に高く設定して成膜されたものであること特徴とする請求項 13 記載の表示装置。

【請求項 16】 前記透明導電膜は、成膜の進行に伴って該電力を連続的に高く上げて成膜されたものであることを特徴とする請求項 13 記載の表示装置。

【請求項 17】 前記透明導電膜は、 $In-Zn-O$ 系からなることを特徴とする請求項 13 記載の表示装置。

【請求項 18】 前記透明導電膜は、室温で成膜された $In-Zn-O$ 系からなることを特徴とする請求項 17 記載の表示装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、有機エレクトロルミネッセンス素子及びその製造方法と表示装置に関する。より詳しくは、発光を上面の陰極側で取り出すことができる有機エレクトロルミネッセンス素子の製造技術に関する。

【0002】

【従来の技術】有機エレクトロルミネッセンス素子は、例えばアクティブマトリクス型の表示装置の画素に利用できる。有機エレクトロルミネッセンス素子を画素とした有機エレクトロルミネッセンスディスプレイは、液晶ディスプレイに変わる次世代フラットパネルディスプレイとして有望視されている。図 6 に、従来の有機エレクトロルミネッセンス素子の構成を示す。ガラス基板 1 の上に透明導電膜からなる陽極 A を形成し、その上に有機層 10 を積層したあと、金属からなる陰極 K を形成する。これにより、ダイオード構造の有機エレクトロルミネッセンス素子が得られる。カソード K は例えばアルミニウムやマグネシウムと銀の合金からなりその厚みは例えば 100 nm 程度である。有機層 10 は基本的に正孔輸送層、発光層及び電子輸送層を積層したものである。係る構成において、陰極 K 及び陽極 A から夫々電子と正孔を注入し、電子輸送層及び正孔輸送層を介して、発光層で電子と正孔が再結合し発光する。この場合、発光はガラス基板 1 側から取り出されることになり、所謂下面光取り出し構造となる。このように有機層 10 を陰極 K 及び陽極 A で挟んだ発光素子は有機発光ダイオードであり OLED と呼ばれている。

【0003】OLED は応答速度が 1 μ 秒以下であるので、表示装置に応用する場合、単純マトリクスによるデューティー駆動も可能である。しかし、画素数が大きくなって高デューティーになった場合、十分な輝度を確保するためには OLED に対して瞬間的に大電流を供給する必要がある。

【0004】一方、アクティブマトリクス駆動では、各画素毎に薄膜トランジスタと保持容量を形成し、信号電圧を保持するので、一フレームの間常に信号電圧に応じて駆動電流を OLED に印加できる。従って、単純マトリクスのように瞬間的に大電流を供給する必要がなく、

OLED に対するダメージが少ない。

【0005】

【発明が解決しようとする課題】しかしながら、薄膜トランジスタ (TFT) をスイッチング素子に用いたアクティブマトリクス方式でパネルを設計する場合、TFT をガラス基板 1 の上に集積形成するので、図 6 に示した下面光取り出し型の場合 OLED から光を取り出すための開口面積が TFT で狭められ、開口率が低下するという問題がある。これを回避するために、ガラス基板 1 に対して上側にある陰極 K から発光を取り出す、所謂上面光取り出し型のデバイス構造が有効であり、これを図 7 に示す。図示するように、ガラス基板 1 の上に反射層 11 を形成しその上に例えば ITO 等の透明導電膜からなる陽極 A を形成する。その上に、有機層 10 を重ねたあと、金属の陽極 K を形成する。この場合、光を透過可能にするため、陰極 K の厚みは例えば 10 nm 以下である。その上に、ITO 等からなる透明導電膜 12 を形成する。発光の取り出しは上部から行われるため、陰極 K は透過率が高く、且つ電子が効率的に注入できるように、仕事関数の低い金属薄膜が用いられる。例えば、仕事関数の低いアルミニウムとリチウムの合金或いはマグネシウムと銀の合金を 10 nm 程度に薄く成膜する。更にその上に、透明導電膜 12 を例えば 100 nm の厚みで成膜しておく。この透明導電膜 12 は、薄い金属膜からなる陰極 K の保護と、配線抵抗の低抵抗化の役目を果たす。

【0006】上述したように、有機層の上に銀等を 10 nm 程度に薄く成膜した後、更にその上に、透明導電膜 12 を例えば 100 nm の厚みで成膜している。この透明導電膜 12 は、薄い金属膜からなる陰極 K の保護と、配線抵抗の低抵抗化の役目を果たす。ところで、透明導電膜 12 を真空蒸着法で成膜した場合、膜質が悪く抵抗が高くなってしまふ。このため、スパッタリングにより上質の透明導電膜 12 を成膜する必要がある。しかし、スパッタリングは真空蒸着に比較し、堆積する粒子のエネルギーが高いため、下地に対してダメージを与えると

いう課題が有る。

【0007】

【課題を解決するための手段】上述した従来の技術の課題を解決するため、以下の手段を講じた。即ち、陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでいる有機エレクトロルミネッセンス素子の製造方法において、基板の上に陽極を形成する陽極形成工程と、該陽極の上に有機層を形成する有機層形成工程と、該有機層の上に該発光が透過可能な厚みで陰極を形成する陰極形成工程と、該陰極を被覆するように透明導電膜をスパッタリングで成膜する透明導電膜形成工程とを行なう。ここで、前記透明導電膜形成工程は、成膜の初期にはス

パッタリングに要する電力を低く設定し、成膜の進行に応じて該電力を高く設定することを特徴とする。好ましくは、前記透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を 0.4 W/cm^2 未満に設定し、成膜の進行に応じて該電力を 0.4 W/cm^2 以上に設定する。好ましくは、前記透明導電膜形成工程は、成膜の進行に伴って該電力を段階的に高く設定する。或いは、前記透明導電膜形成工程は、成膜の進行に伴って該電力を連続的に高く上げていく。好ましくは、前記透明導電膜形成工程は、 In-Zn-O 系の透明導電膜を成膜する。更には、前記透明導電膜形成工程は、 In-Zn-O 系の透明導電膜を室温で成膜する。

【0008】本発明は、又有機エレクトロルミネッセンス素子自体を包含している。即ち、陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでいる有機エレクトロルミネッセンス素子であって、基板の上に陽極を形成し、該陽極の上に有機層を形成し、該有機層の上に該発光が透過可能な厚みで陰極を形成し、該陰極を被覆するように透明導電膜をスパッタリングで成膜した積層構造を有し、前記透明導電膜は、該陰極と接する下方部分がスパッタリングに要する電力を低く設定して成膜されたものであり、陰極と接しない上方部分が該電力を高く設定して成膜されたものであることを特徴とする

【0009】更に本発明は、上述した有機エレクトロルミネッセンス素子を画素に利用した表示装置を包含している。即ち、画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とが基板の上にマトリクス状に配設され、各画素は、供給される電流量に応じて発光する有機エレクトロルミネッセンス素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該有機エレクトロルミネッセンス素子に供給する電流量を制御する機能を有する第二の能動素子とを含む表示装置において、前記有機エレクトロルミネッセンス素子は、陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでおり、前記有機エレクトロルミネッセンス素子は、該基板の上に陽極を形成し、該陽極の上に有機層を形成し、該有機層の上に該発光が透過可能な厚みで陰極を形成し、該陰極を被覆するように透明導電膜をスパッタリングで成膜した積層構造を有し、前記透明導電膜は、該陰極と接する下方部分がスパッタリングに要する電力を低く設定して成膜されたものであり、陰極と接しない上方部分が該電力を高く設定して成膜されたものである

【0010】本発明によれば、上面光取り出し型の有機エレクトロルミネッセンス素子において、極薄の金属陰

極を被覆する透明導電膜をスパッタリングで成膜する際、成膜初期のスパッタ電力を低く抑え、そのあとスパッタ電力を上昇させる。初期段階でスパッタ電力を抑制することにより、下地の有機層へのダメージを軽減できる。透明導電膜がある程度堆積した状態で、スパッタ電力を上げて、成膜速度を高くし、大量生産に耐え得る処理時間で透明導電膜の成膜を完了する。

【0011】

【発明の実施の形態】以下図面を参照して本発明の実施の形態を詳細に説明する。図1は、本発明に係る有機エレクトロルミネッセンス素子の製造方法の一例を示す工程図である。先ず(a)に示すように、基板となるガラス基板1をイソプロピルアルコールに浸漬し、超音波による洗浄を行ったあと、ITO等からなる透明導電膜をスパッタ法により成膜し、陽極Aとする。本例では、ITOをDCスパッタリングで成膜した。具体的には、ArとO₂の混合ガス(体積比Ar:O₂=1000:2)をスパッタガスとして用い、基板温度を250℃に制御し、電力をDC250Wに設定し、チャンバ内の圧力を0.5Paに設定した。尚、ITOのターゲットは直径が5インチのものをを用いた。更に、陽極Aの上にSiO₂からなる絶縁膜13をACスパッタリングにより成膜した。具体的には、ArとO₂の混合ガス(体積比Ar:O₂=16:4)をスパッタガスに用い、基板温度を300℃に設定し、高周波電力を1.2kWに設定し、圧力0.2Paに設定した。そのあと、フォトリソグラフィ及びウエットエッチングプロセスにより、SiO₂を選択的に処理して、絶縁膜13に2mm×2mmの窓を形成した。(b)に示すように、本例では、25mm×25mmの大きさを有するガラス基板1に、2mm×2mmの窓を6個開けた。各窓にOLEDが夫々形成される。

【0012】次に(c)に示すように、ガラス基板1を真空蒸着装置に投入し、有機層10を積層した。具体的には、真空蒸着装置のチャンバを 5×10^{-5} Paまで減圧したあと、抵抗加熱法により、正孔注入層として4,4',4''トリス(3-メチルフェニルフェニルアミノ)トリフェニルアミン(m-MTDATA)14を30nmの厚みで堆積する。続いて、正孔輸送層としてのα-ナフチルフェニルジアンミン(α-NPD)15を20nmの厚みで蒸着する。更にその上に、電子輸送層と発光層を兼ねる8-キノリノールアルミニウム錯体(A1q3)16を50nm蒸着する。しかる後、同一の真空蒸着装置内で陰極Kを堆積する。先ず、電子の注入効率を上げるため、特に仕事関数が低いLiO₂を例えば0.3nmの厚みで蒸着し、更にAgを10nm成膜する。このような二層構造を有する陰極Kは十分に薄いので光に対し透過性を有している。

【0013】次に、(d)に示すように、透明導電膜12を形成するため、基板1を真空蒸着装置からスパッタ

装置に移送する。透明導電膜12としては、室温成膜で膜質が良いIn-Zn-O系の材料を用いた。ちなみに、In-Zn-O系の透明導電膜は、室温成膜でも十分に低い抵抗値が得られ、その電気抵抗率は例えば $500\mu\Omega\cdot\text{cm}$ 程度である。これに対し、ITOを室温成膜した場合、その電気抵抗率は $1200\mu\Omega\cdot\text{cm}$ 程度である。室温成膜をすることで、下地へのダメージを抑制することが可能である。具体的な成膜方法としては、

10 先ず初めにスパッタ装置を大気開放してガラス基板1を投入する。大気開放によるターゲット表面の汚染を除去するため、最初にクリーニングスパッタを行う。例えば、スパッタガスとしてArを用い、基板1を室温に保持し、電力をRF100Wに設定し、チャンバ内圧力を0.3Paに設定して、ターゲットのクリーニングスパッタを行う。この際、ガラス基板1はシャッタで覆われている。In-Zn-Oのターゲットは5インチサイズのものを用いている。このあと、シャッタを開放して、透明導電膜12を成膜する。スパッタガスとしてArとO₂の混合ガス(体積比Ar:O₂=1000:5)

20 を用い、基板1を室温に保持した。成膜初期は有機層10へのダメージを低減するため、RF30Wの比較的低電力でスパッタリングを20分行った。これにより、透明導電膜12がおよそ5nm堆積された。このあと、電力100Wに増加させ40分スパッタリングを行った。これにより、透明導電膜12は120nm堆積された。以上により、透明導電膜12の総厚は125nmになった。このようにして作製されたOLEDは緑色の発光を示し、リーク電流の発生がない良好な特性が得られた。

【0014】以上の説明から明らかなように、本発明によれば、有機エレクトロルミネッセンス素子(OLED)を製造するために、先ず陽極形成工程を行い、ガラス等からなる基板1の上にITO等の透明導電膜からなる陽極Aを形成する。次に、有機層形成工程を行い、陽極Aの上に真空蒸着等で有機層10を形成する。更に、陰極形成工程を行い、有機層10の上に発光が透過可能な厚みで陰極Kを例えば真空蒸着により形成する。最後に、透明導電膜形成工程を行い、陰極Kを被覆するように透明導電膜12をスパッタリングで成膜する。特徴事項として、透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を低く設定し、成膜の進行に応じて電力を高く設定する。これにより、下地の有機層10にダメージが加わることを防止するとともに、全体として成膜速度が遅くなることを防いでいる。透明導電膜形成工程では、成膜の初期にはスパッタリングに要する電力を50W未満(例えば30W)に設定し、成膜の進行に応じて電力を50W以上(例えば100W)に設定する。尚、50Wを単位面積辺りの電力に換算すると、ターゲットが直径5インチであるため、 $0.4\text{W}/\text{cm}^2$ となる。電力を50W未満に制限することで、下地の有機層10に対するダメージを抑制することができる。

50

又、電力を50W以上に設定することで、量産レベルに適合する成膜速度を確保可能である。本実施例では、透明導電膜形成工程は、成膜の進行に伴って電力を段階的に高く設定している。これに代え、成膜の進行に伴って電力を連続的に高く上げていくようにしてもよい。好ましくは、透明導電膜形成工程は、In-Zn-O系の透明導電膜を成膜する。In-Zn-O系の透明導電膜は室温で成膜しても電気抵抗が比較的小さく上質の膜質が得られるため、有機層10に対するダメージを軽減する上で効果がある。

【0015】図2は、本発明に係る有機エレクトロルミネッセンス素子の他の実施形態の一例を示す模式的な部分断面図である。尚、理解を容易にするため図1の

(d)に示した有機エレクトロルミネッセンス素子と対応する部分には対応する参照番号を付してある。ガラス基板1の上に陽極A及び絶縁膜13を形成したあと、先ず正孔注入層としてm-MTDATA14を30nmの厚みで真空蒸着する。次に、正孔輸送層と発光層を兼ねる α -NPD15を20nmの厚みで真空蒸着する。更に、正孔ブロック層となるバソクロピン17を例えば12nmの厚みで真空蒸着する。最後に、電子輸送層となるAlq316を例えば30nmの厚みで真空蒸着し、四層構造の有機層10を得る。しかる後、陰極Kを同一の真空蒸着装置で形成した。具体的には、先ず電子の注入効率を上げるため、特に仕事関数が低いLiO₂を例えば0.3nm蒸着し、更にAgを10nm成膜する。このようにして有機層10及び陰極Kを真空蒸着したあと、チャンバを大気開放して基板1を取り出し、別のスパッタ装置に投入し、透明導電膜12をスパッタリング成膜した。透明導電膜12のスパッタ条件は、図1に示した先の実施形態と同様である。以上により作製された有機エレクトロルミネッセンス素子は青色の発光を示し、良好な特性が得られた。

【0016】最後に、本発明に係る有機エレクトロルミネッセンス素子を画素に用いた表示装置を説明する。一般に、アクティブマトリクス型の表示装置では、多数の画素をマトリクス状に並べ、与えられた輝度情報に応じて画素毎に光強度を制御することによって画像を表示する。電気光学物質として液晶を用いた場合には、各画素に書き込まれる電圧に応じて画素の透過率が変化する。電気光学物質として有機エレクトロルミネッセンス材料を用いたアクティブマトリクス型の表示装置でも、基本的な動作は液晶を用いた場合と同様である。しかし液晶ディスプレイと異なり、有機エレクトロルミネッセンスディスプレイは各画素に発光素子を有する自発光型であり、液晶ディスプレイに比べて画像の視認性が高い、バックライトが不要、応答速度が速い等の利点を有する。個々の発光素子の輝度は電流量によって制御される。即ち、発光素子が電流駆動型或いは電流制御型であるという点で液晶ディスプレイ等とは大きく異なる。

【0017】液晶ディスプレイと同様、有機エレクトロルミネッセンスディスプレイもその駆動方式として単純マトリクス方式とアクティブマトリクス方式とが可能である。前者は構造が単純であるものの大型且つ高精細のディスプレイの実現が困難であるため、アクティブマトリクス方式の開発が盛んに行われている。アクティブマトリクス方式は、各画素に設けた有機エレクトロルミネッセンス素子に流れる電流を画素内部に設けた能動素子（一般には、絶縁ゲート型電界効果トランジスタの一種である薄膜トランジスタ、以下TFTと呼ぶ場合がある）によって制御する。このアクティブマトリクス方式の有機エレクトロルミネッセンスディスプレイにつき、一画素分の等価回路を図3に示す。画素PXLは有機エレクトロルミネッセンス素子OLED、第一の能動素子としての薄膜トランジスタTFT1、第二の能動素子としての薄膜トランジスタTFT2及び保持容量Csからなる。前述した様に、有機エレクトロルミネッセンス素子は多くの場合整流性があるため、OLED（有機発光ダイオード）と呼ばれることがあり、図ではダイオードの記号を用いている。図示の例では、TFT2のソースSを基準電位（接地電位）とし、OLEDの陰極KはVdd（電源電位）に接続される一方、陽極AはTFT2のドレインDに接続されている。一方、TFT1のゲートGは走査線Xに接続され、ソースSはデータ線Yに接続され、ドレインDは保持容量Cs及びTFT2のゲートGに接続されている。

【0018】PXLを動作させるために、まず、走査線Xを選択状態とし、データ線Yに輝度情報を表すデータ電位Vdataを印加すると、TFT1が導通し、保持容量Csが充電又は放電され、TFT2のゲート電位はデータ電位Vdataに一致する。走査線Xを非選択状態とすると、TFT1がオフになり、TFT2は電気的にデータ線Yから切り離されるが、TFT2のゲート電位は保持容量Csによって安定に保持される。TFT2を介して有機エレクトロルミネッセンス素子OLEDに流れる電流は、TFT2のゲート／ソース間電圧Vgsに応じた値となり、OLEDはTFT2から供給される電流量に応じた輝度で発光し続ける。

【0019】上述したように、図3に示した画素PXLの回路構成では、一度Vdataの書き込みを行えば、次に書き換えられるまで一フレームの間、OLEDは一定の輝度で発光を継続する。このような画素PXLを図4のようにマトリクス状に多数配列すると、アクティブマトリクス型表示装置を構成することができる。図4に示すように、本表示装置は、画素PXLを選択するための走査線X1乃至XNと、画素PXLを駆動するための輝度情報（データ電位Vdata）を与えるデータ線Yとがマトリクス状に配設されている。走査線X1乃至XNは走査線駆動回路21に接続される一方、データ線Yはデータ線駆動回路22に接続される。走査線駆動回路

21によって走査線X1乃至XNを順次選択しながら、データ線駆動回路22によってデータ線YからVdataの書き込みを繰り返すことにより、所望の画像を表示することができる。単純マトリクス型の表示装置では、各画素PXLに含まれる発光素子は、選択された瞬間にのみ発光するのに対し、図12に示したアクティブマトリクス型表示装置では、書き込み終了後も各画素PXLの有機エレクトロルミネッセンス素子が発光を継続するため、単純マトリクス型に比べ有機エレクトロルミネッセンス素子のピーク輝度（ピーク電流）を下げられるなどの点で、とりわけ大型高精細のディスプレイでは有利となる。

【0020】図5は、図3に示した画素PXLの断面構造を模式的に表している。但し、図示を容易にするため、OLEDとTFT2のみを表している。OLEDは、陽極A、有機層10及び陰極Kを順に重ねたものである。陽極Aは画素毎に分離しており、例えば金属からなり、基本的に光反射性である。陰極Kは画素間で共通接続されており、極薄の金属層からなり、基本的に光透過性である。その上に保護用の透明導電膜12を、本発明に従って、スパッタリングにより成膜する。かかる構成を有するOLEDの陽極A／陰極K間に順方向の電圧（10V程度）を印加すると、電子や正孔等キャリアの注入が起こり、発光が上面の陰極K側から取り出される。OLEDの動作は、陽極Aから注入された正孔と陰極Kから注入された電子により形成された励起子による発光と考えられる。

【0021】一方、TFT2はガラス等からなる基板1の上に形成されたゲート電極2と、その上面に重ねられたゲート絶縁膜3と、このゲート絶縁膜3を介してゲート電極2の上方に重ねられた半導体薄膜4とからなる。この半導体薄膜4は例えば多結晶シリコン薄膜からなる。TFT2はOLEDに供給される電流の通路となるソースS、チャネルCh及びドレインDを備えている。チャネルChは丁度ゲート電極2の直上に位置する。このボトムゲート構造のTFT2は層間絶縁膜5により被覆されており、その上にはソース電極6及びドレイン電極7が形成されている。これらの上には別の層間絶縁膜9を介して前述したOLEDが成膜されている。

【0022】

【発明の効果】以上説明したように、本発明によれば、上面光取り出し型の有機エレクトロルミネッセンス素子において、上部陰極の上に透明導電膜をスパッタリングで成膜する際、成膜初期のスパッタ電力を低く抑え、且つ順次電力を上昇させることにより、生産に耐え得る処理時間で、下地の有機層へのダメージを低減したスパッタ成膜が可能になる。有機層へのスパッタダメージが低減できるので、リーク電流の発生が少なく信頼性の高い上面光取り出し型有機エレクトロルミネッセンス素子を工業的に作製することができる。

【図面の簡単な説明】

【図 1】 本発明に係る有機エレクトロルミネッセンス素子の製造方法を示す工程図である。

【図 2】 本発明に係る有機エレクトロルミネッセンス素子の他の実施の形態を示す模式的な部分断面図である。

【図 3】 本発明に係る表示装置の画素分を示す等価回路図である。

【図 4】 本発明に係る表示装置の全体構成を示すブロック図である。

【図 5】 本発明に係る表示装置の構造を示す断面図であ*10

*る。

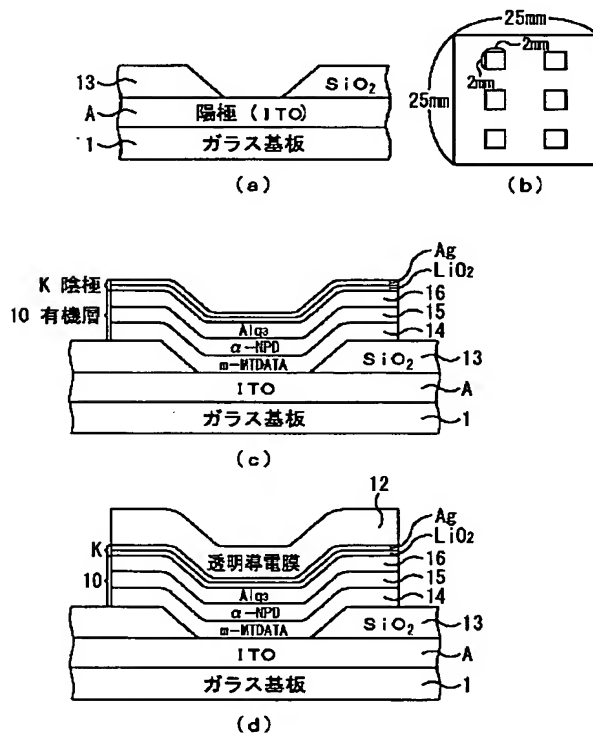
【図 6】 従来の下面光取り出し型有機エレクトロルミネッセンス素子を示す模式的な断面図である。

【図 7】 従来の上面光取り出し型有機エレクトロルミネッセンス素子を示す模式的な断面図である。

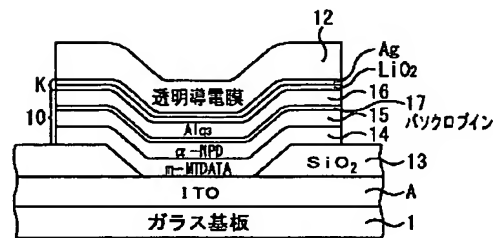
【符号の説明】

1・・・ガラス基板、10・・・有機層、12・・・透明導電膜、13・・・絶縁膜・・・、A・・・陽極、K・・・陰極

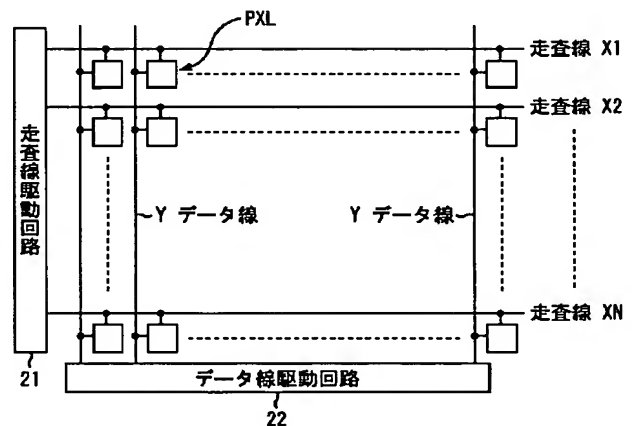
【図 1】



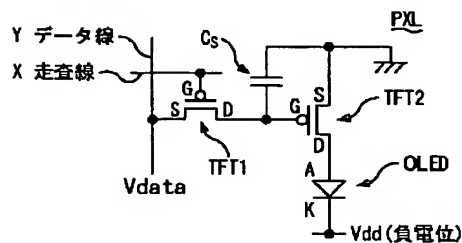
【図 2】



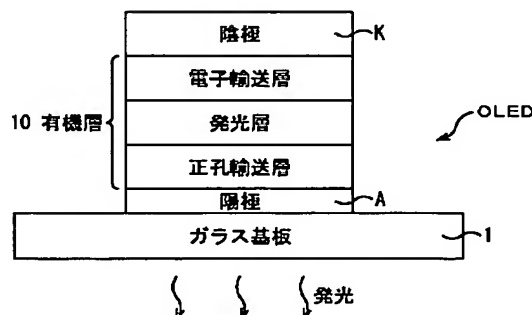
【図 4】



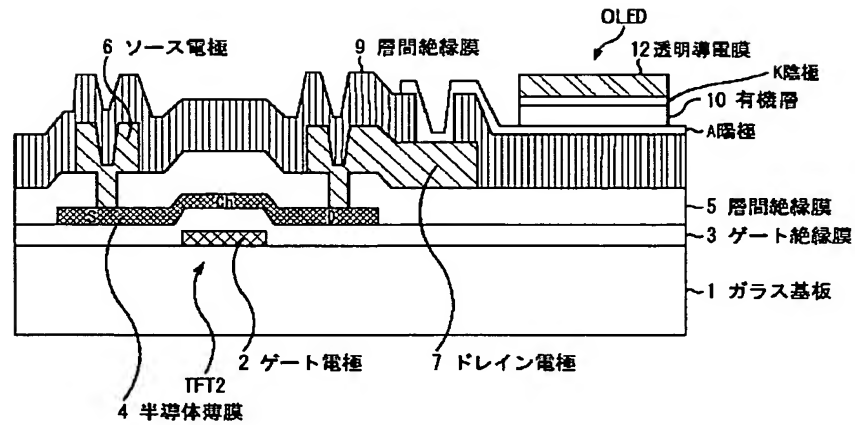
【図 3】



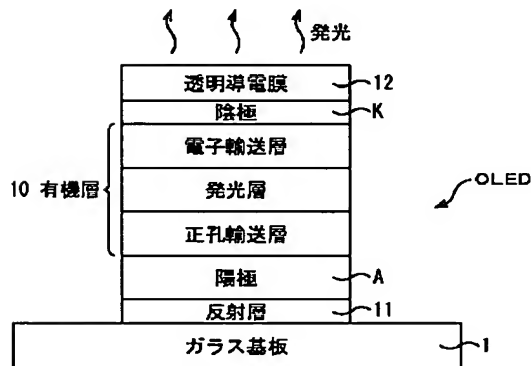
【図 6】



【図5】



【図7】



フロントページの続き

(72)発明者 平野 貴之
東京都品川区北品川6丁目7番35号 ソニ
ー株式会社内

Fターム(参考) 3K007 AB05 BA06 BB07 CA01 CB01
DA00 DB03 EB00 FA00 FA01

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成18年4月20日(2006.4.20)

【公開番号】特開2001-85163(P2001-85163A)

【公開日】平成13年3月30日(2001.3.30)

【出願番号】特願平11-265763

【国際特許分類】

H 0 5 B 33/10 (2006.01)

H 0 1 L 51/50 (2006.01)

H 0 5 B 33/28 (2006.01)

【F I】

H 0 5 B 33/10

H 0 5 B 33/14 A

H 0 5 B 33/28

【手続補正書】

【提出日】平成18年3月6日(2006.3.6)

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正の内容】

【特許請求の範囲】

【特許請求の範囲】

【請求項1】 陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでいる有機エレクトロルミネッセンス素子の製造方法であって、

基板の上に陽極を形成する陽極形成工程と、

該陽極の上に有機層を形成する有機層形成工程と、

該有機層の上に該発光が透過可能な厚みで陰極を形成する陰極形成工程と、

該陰極を被覆するように透明導電膜をスパッタリングで成膜する透明導電膜形成工程とからなり、

前記透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を低く設定し、成膜の進行に応じて該電力を高く設定することを特徴とする有機エレクトロルミネッセンス素子の製造方法。

【請求項2】 前記透明導電膜形成工程は、成膜の初期にはスパッタリングに要する電力を 0.4 W/cm^2 未満に設定し、成膜の進行に応じて該電力を 0.4 W/cm^2 以上に設定することを特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項3】 前記透明導電膜形成工程は、成膜の進行に伴って該電力を段階的に高く設定すること特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項4】 前記透明導電膜形成工程は、成膜の進行に伴って該電力を連続的に高く上げていくことを特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項5】 前記透明導電膜形成工程は、 In-Zn-O 系の透明導電膜を成膜することを特徴とする請求項1記載の有機エレクトロルミネッセンス素子の製造方法。

【請求項6】 前記透明導電膜形成工程は、 In-Zn-O 系の透明導電膜を室温で成膜することを特徴とする請求項5記載の有機エレクトロルミネッセンス素子の製造方法。

。

【請求項7】 陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでいる有機エレクトロルミネッセンス素子であって、

基板の上に陽極を形成し、該陽極の上に有機層を形成し、該有機層の上に該発光が透過可能な厚みで陰極を形成し、該陰極を被覆するように透明導電膜をスパッタリングで成膜した積層構造を有し、

前記透明導電膜は、該陰極と接する下方部分がスパッタリングに要する電力を低く設定して成膜されたものであり、陰極と接しない上方部分が該電力を高く設定して成膜されたものであることを特徴とする有機エレクトロルミネッセンス素子。

【請求項8】 画素を選択するための走査線と、画素を駆動するための輝度情報を与えるデータ線とが基板の上にマトリクス状に配設され、

各画素は、供給される電流量に応じて発光する有機エレクトロルミネッセンス素子と、走査線によって制御され且つデータ線から与えられた輝度情報を画素に書き込む機能を有する第一の能動素子と、該書き込まれた輝度情報に応じて該有機エレクトロルミネッセンス素子に供給する電流量を制御する機能を有する第二の能動素子とを含む表示装置において、

前記有機エレクトロルミネッセンス素子は、陽極と、陰極と、両者の間に保持された有機層とからなり、前記有機層は該陽極から供給される正孔と該陰極から供給される電子との再結合によって発光する発光層を含んでおり、

前記有機エレクトロルミネッセンス素子は、該基板の上に陽極を形成し、該陽極の上に有機層を形成し、該有機層の上に該発光が透過可能な厚みで陰極を形成し、該陰極を被覆するように透明導電膜をスパッタリングで成膜した積層構造を有し、

前記透明導電膜は、該陰極と接する下方部分がスパッタリングに要する電力を低く設定して成膜されたものであり、陰極と接しない上方部分が該電力を高く設定して成膜されたものであることを特徴とする表示装置。